



高功率實驗室  
High Power Lab

# 全数字化全桥相移零电压切换直流-直流转换器 Full-bridge Phase-shift ZVS DC-DC Converter

Prepared by: Yosun AE Team and HPL  
Date: Jan. 7, 2021

# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量及死区计算
8. 意法半导体STM32G4
9. 实体制作

# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量计算
8. 意法半导体STM32G4
9. 实体制作

## 简介

1. **切换式电源**供应器取代**线性式电源**供应器，若提升切换频率可以有效缩小变压器与电感铁芯的体积、降低输入、输出电容的容值，并且效率较线性式电源供应器高，因此切换式电源供应器具有**体积小**、**重量轻**、**效率高**的优点。
2. 一般切换式电源供应器采用传统**硬式切换**，功率晶体管操作频率增加时，功率晶体管的**切换损失**也随着增加，功率晶体管使用的散热片不仅体积变大并且使效率降低。

# 简介

**硬式切换**为截止时功率晶体管之 $V_{DS}$ 上升此时 $I_{DS}$ 并不为零；导通时功率晶体管 $I_{DS}$ 上升此时 $V_{DS}$ 并不为零，**电压与电流的乘积**将造成功率损失，因此使用硬式切换造成功率晶体管须承受更大的切换突波(Switching Surge)以及切换损失。

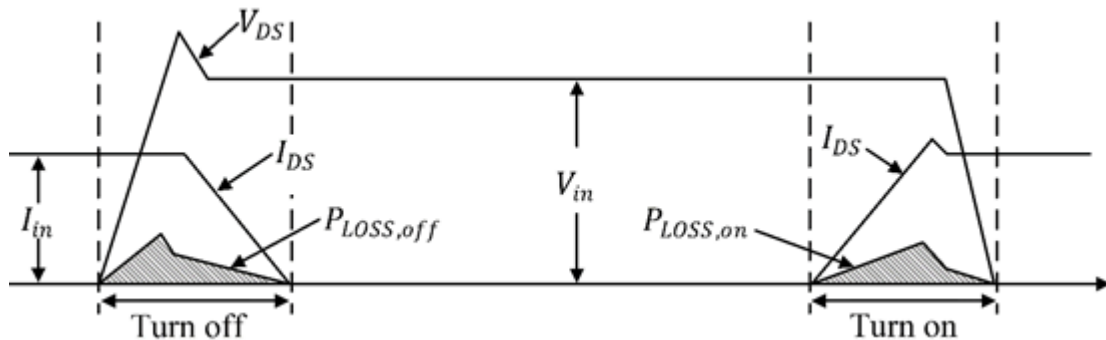


图1 硬式切换技术示意图

# 简介

## 柔性切换可分为零电压与零电流切换

- **零电流切换**即为功率晶体管截止时，功率晶体管的电流已经下降至零后其电压才开始上升，使功率晶体管上电压与电流的乘积为零，降低截止时之切换损失。
- **零电压切换**即为功率晶体管导通时，功率晶体管的电压已经下降至零后其电流才开始上升，使功率晶体管上电压与电流的乘积为零，降低导通时之切换损失。

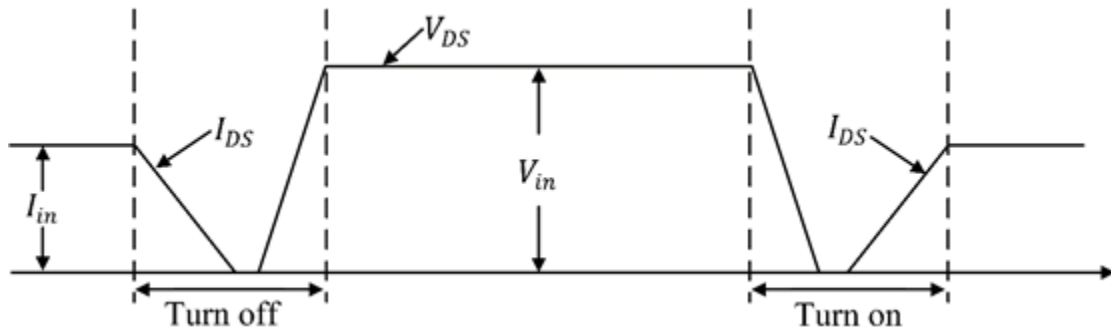


图2 柔性切换技术示意图

# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量计算
8. 意法半导体STM32G4
9. 实体制作

# 全桥相移转换器动作原理

直流转直流电源转换器有分为许多种架构，图3为全桥相移转换器，其中 $TR_1$ 为全桥相移电路主要隔离变压器，根据变压器分别将电路分为一次侧与二次侧，一次侧能量经由变压器传递到二次侧。

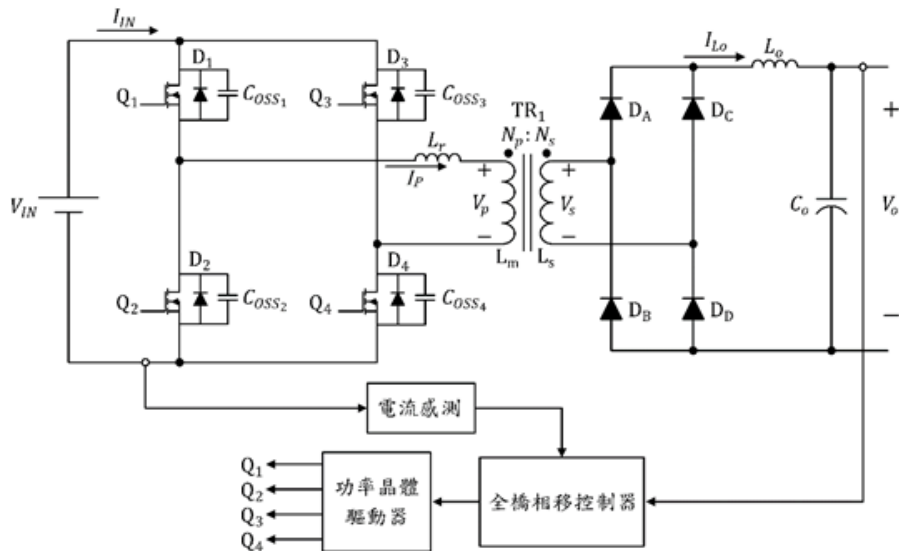


图3 全桥相移转换器架构



# 全桥相移转换器动作原理

在全桥相移电路中，如图4全桥相移电路一切换周期主要时序波形图，电路的工作原理描述及分析。

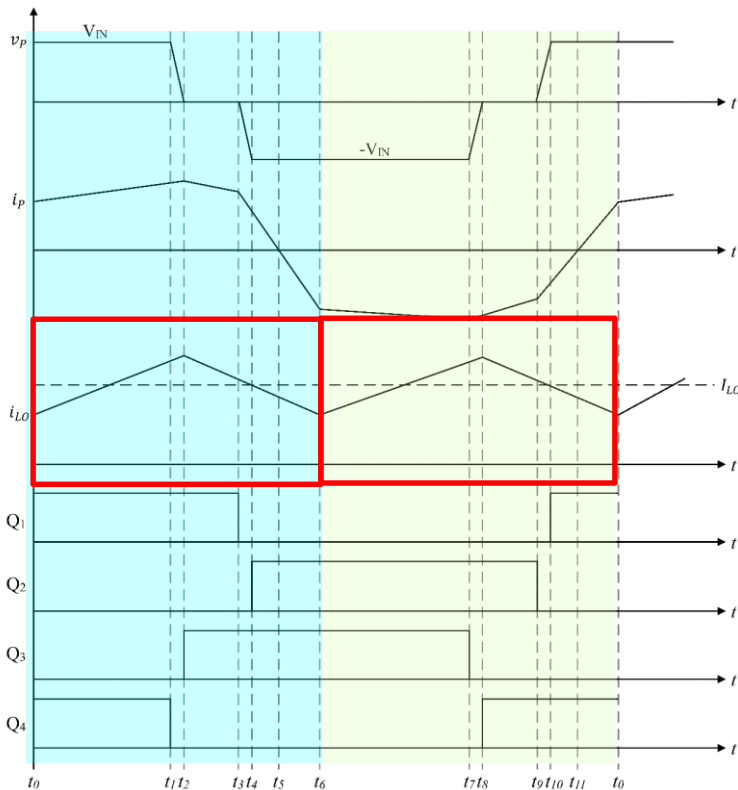
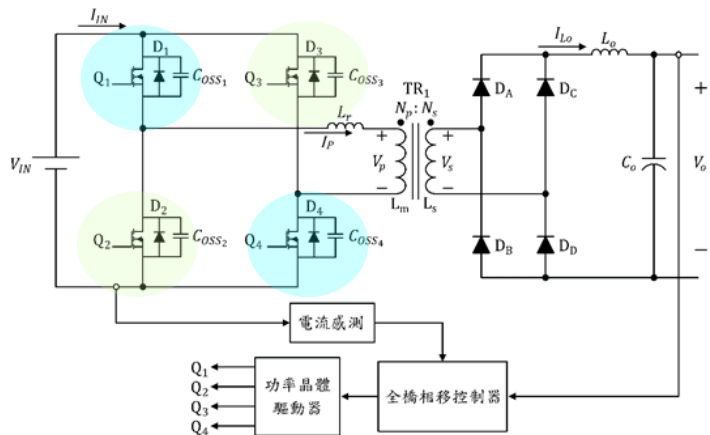


图4 全桥相移转换器架构原理波形

# 全桥相移转换器动作原理

## 模式一：能量储存传递区间( $t_0 \leq t \leq t_1$ )

- 当时间在 $t_0 \sim t_1$ 时电路状态图，功率晶体管 $Q_1$ 与 $Q_4$ 导通，此时输入电压通过功率晶体管 $Q_1$ 对谐振电感充电，一次侧输入电压透过变压器传递能量到变压器二次侧，在变压器二次侧整流二极管 $D_A$ 与 $D_D$ 为顺向偏压导通，经由二次侧全桥式整流对输出电感储能，并提供能量到输出负载。

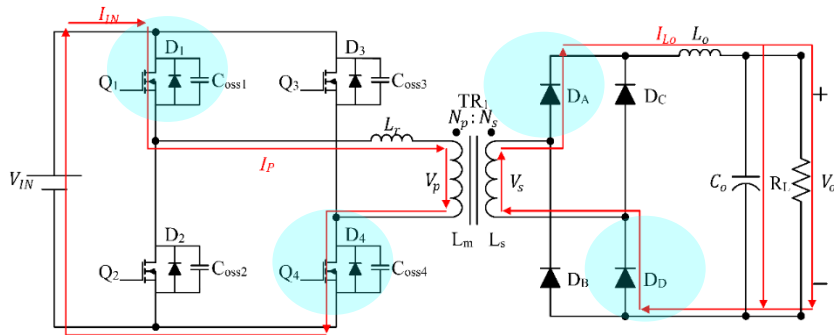
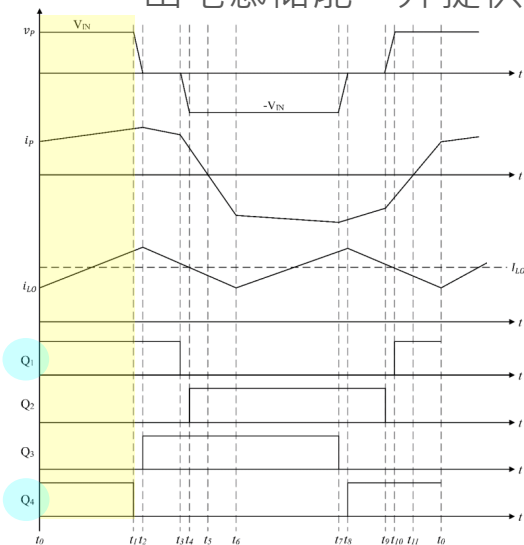


图5 全桥相移转换器架构流程( $t_0 \sim t_1$ )

# 全桥相移转换器动作原理

## 模式二：功率晶体管 $Q_3$ 之零电压切换区间( $t_1 \leq t \leq t_2$ )

- 当时间在 $t_1$ 时，功率晶体管 $Q_4$ 截止，输入能量经由功率晶体管 $Q_1$ 、谐振电感与变压器一次侧之电流，分别对功率晶体管 $Q_4$ 之寄生电容 $C_{oss4}$ 充电与功率晶体管 $Q_3$ 之寄生电容 $C_{oss3}$ 放电进行能量转移，此时变压器一次侧与二次侧之间有能量传送。

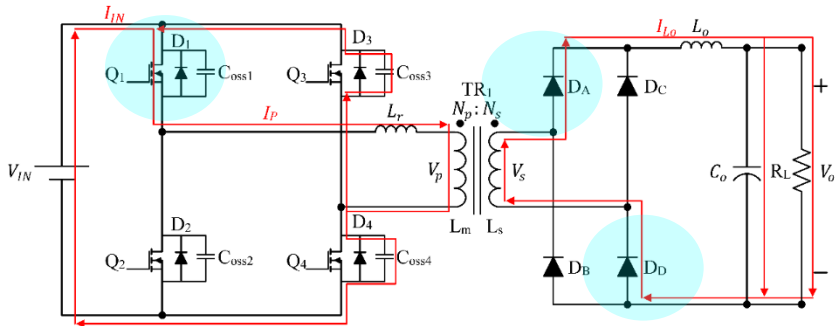
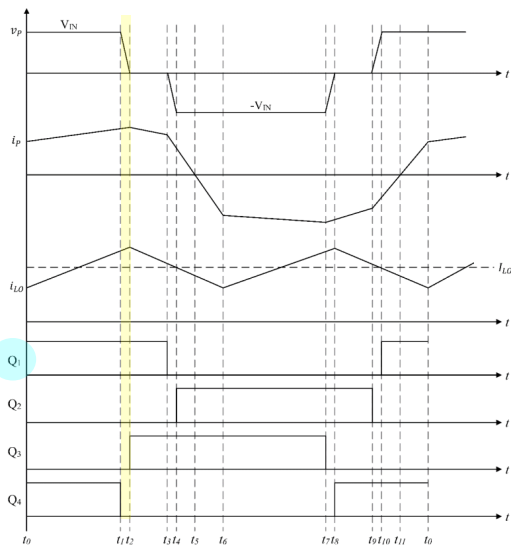


图6 全桥相移转换器架构流程( $t_1$ )

# 全桥相移转换器动作原理

## 模式二：功率晶体管 $Q_3$ 之零电压切换区间( $t_1 \leq t \leq t_2$ )

- 当时间在 $t_1 \sim t_2$ 时，直到功率晶体管 $Q_4$ 之寄生电容 $C_{oss4}$ 两端电压为输入电压，此时输入电压无法在对功率晶体管 $Q_4$ 之寄生电容 $C_{oss4}$ 充电，而功率晶体管 $Q_3$ 之寄生电容 $C_{oss3}$ 放电至零时，功率晶体管 $Q_3$ 之本体二极管 $D_3$ 导通后，功率晶体管 $Q_3$ 才导通以实现零电压切换条件，变压器一次侧谐振电感释能持续保持之前电流方向续流。

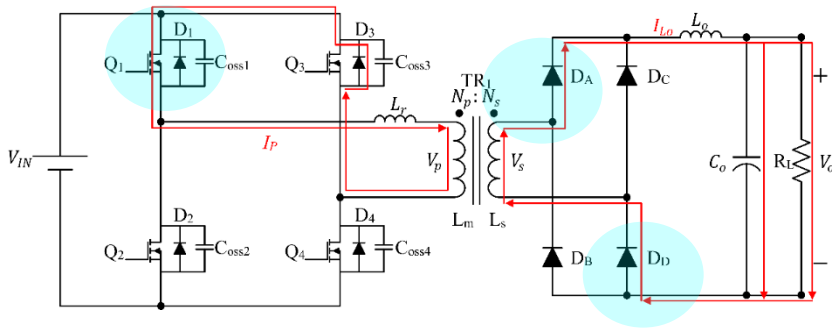
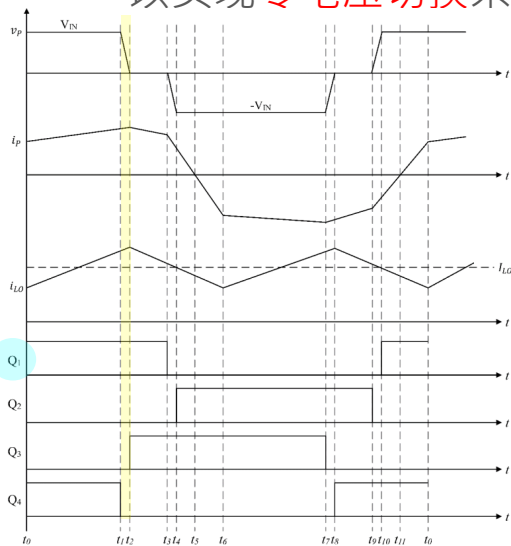


图7 全桥相移转换器架构流程( $t_1 \sim t_2$ )

# 全桥相移转换器动作原理

## 模式三：飞轮(Freewheeling)区间( $t_2 \leq t \leq t_3$ )

- 当时间在 $t_2 \sim t_3$ 时，此时功率晶体管 $Q_1$ 与 $Q_3$ 均导通，变压器一次侧漏感之电流通过功率晶体管 $Q_1$ 与 $Q_3$ 续流，变压器一次侧电流不足以提供负载电流之能量，一次侧的能量无法传递至二次侧，此时变压器电压变为零呈现短路状态，因此变压器二次侧如同短路，而输出电感释能使输出电流继续传递，使变压器二次侧呈现飞轮状态。

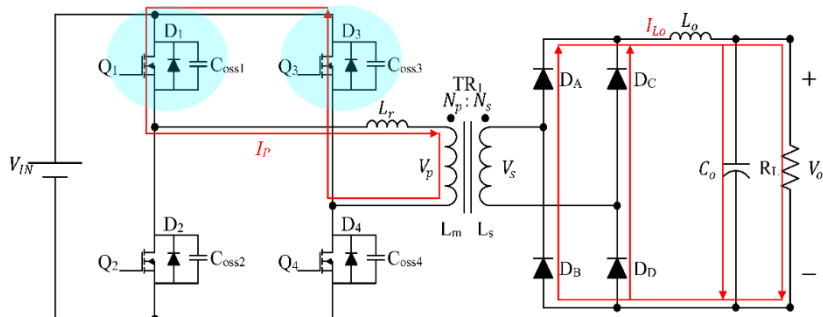
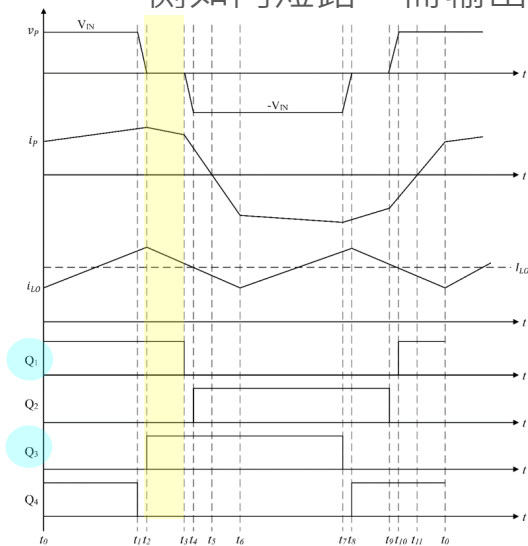


图8 全桥相移转换器架构流程( $t_2 \sim t_3$ )

# 全桥相移转换器动作原理

## 模式四：功率晶体管 $Q_2$ 之零电压(ZVS)切换区间( $t_3 \leq t \leq t_4$ )

- 当时间在 $t_3$ 时，功率晶体管 $Q_1$ 截止，谐振电感之电流方向依照模式三的电感方向继续释能，分别对功率晶体管 $Q_1$ 之寄生电容 $C_{oss1}$  **充电**与功率晶体管 $Q_2$ 之寄生电容 $C_{oss2}$  **放电**进行能量转移，此时变压器一次侧与二次侧之间持续能量传送，继续使输出电感释能输出电流继续传递到负载。

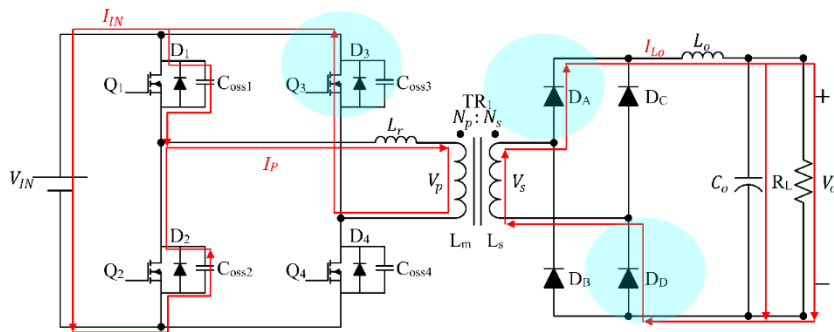
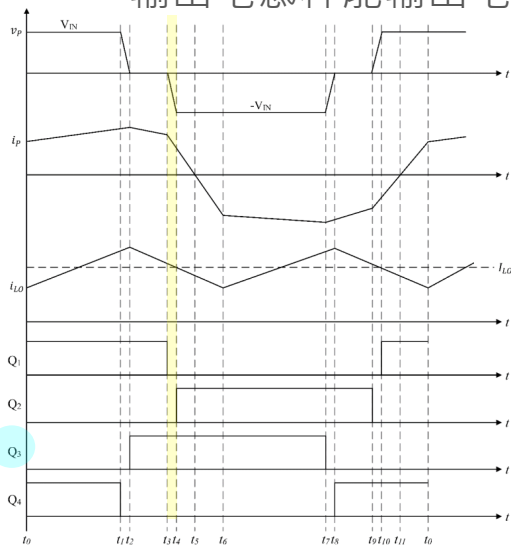


图9 全桥相移转换器架构流程( $t_3$ )

# 全桥相移转换器动作原理

## 模式四：功率晶体管 $Q_2$ 之零电压(ZVS)切换区间( $t_3 \leq t \leq t_4$ )

- 当时间在 $t_3 \sim t_4$ 时，直到功率晶体管 $Q_1$ 之寄生电容 $C_{oss1}$ 两端电压为输入电压，因此输入电压无法在对功率晶体管 $Q_1$ 之寄生电容 $C_{oss1}$ 充电，功率晶体管 $Q_2$ 之电容 $C_{oss2}$ 放电至零时，功率晶体管 $Q_2$ 之本体二极管 $D_2$ 导通后，功率晶体管 $Q_2$ 才导通以实现零电压切换条件，变压器一次侧谐振电感释能持续保持之前电流方向续流。

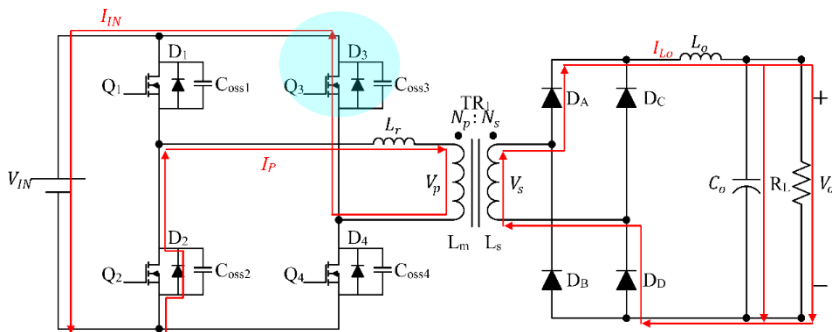
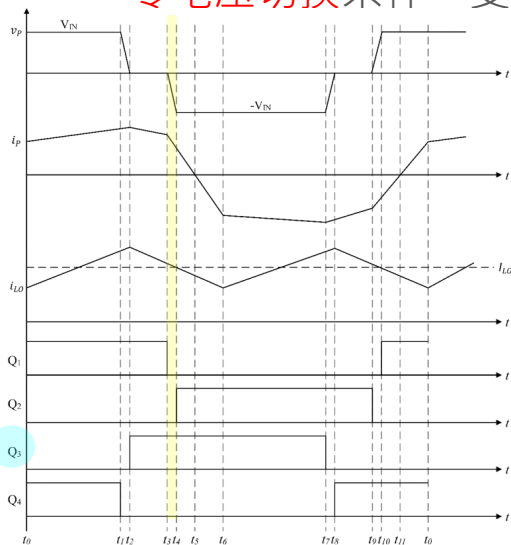


图10 全桥相移转换器架构流程( $t_3 \sim t_4$ )

# 全桥相移转换器动作原理

## 模式五：占空比(Duty)损耗模式区间( $t_4 \leq t \leq t_5$ )

- 当时间在 $t_4 \sim t_5$ 时，谐振电感使变压器一次侧电流对输入电压释能，直到谐振电感之电流降为零，变压器二次侧电流也将降为零，当一次侧电流降为零，此时在 $t_5 \sim t_6$ 时，输入电压对谐振电感做储能，直到一次侧电流方向与之前模式反方向并且升高储存能量。

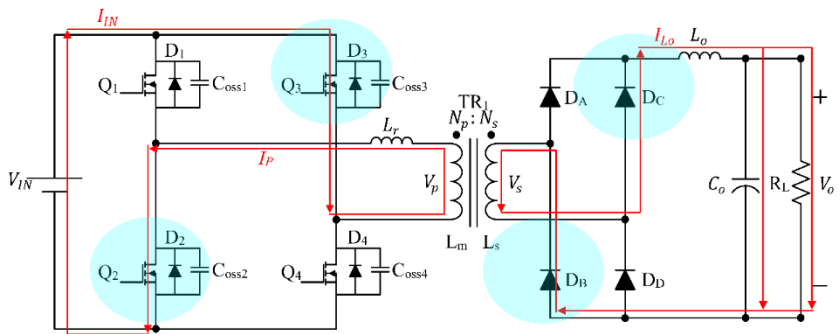
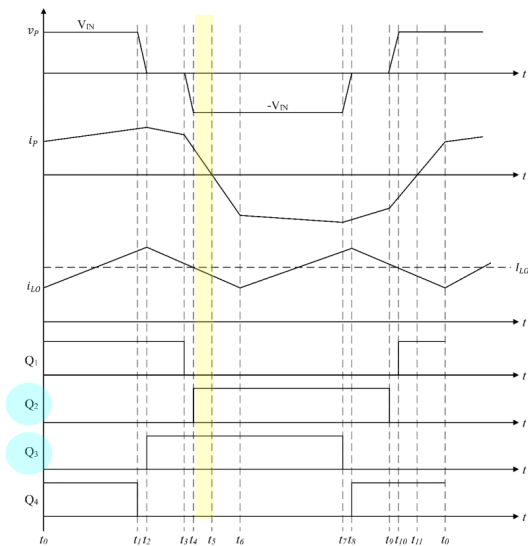


图11 全桥相移转换器架构流程( $t_4 \sim t_6$ )



# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量计算
8. 意法半导体STM32G4
9. 实体制作

# 变压器设计

铁芯的选用主要需要考虑因素包含铁芯之**导磁系数**与**饱和磁通密度**，直接影响变压器设计、铁芯选用材质与体积大小，考虑铁芯温升至100°C时，其饱和磁通密度为3900高斯，为了避免铁芯在电路操作产生饱和现象，选用饱和磁通密度的50%当最大磁通密度为1950高斯。

表1 PC44铁芯饱和磁通密度

饱和磁通密度	25°C	60°C	100°C	120°C
$B_{sat}$ (Gauss)	5100	4500	3900	3500

# 变压器设计

基本变压器鐵芯参数与法拉第定律公式整理过后，并且考虑全桥相移电路之有效责任周期与切换频率，推导出变压器一次侧绕线匝数 $N_P$ ：

$$N_P = \frac{V_{in} \times D_{eff} \times 10^8}{A_e \times 4 \times B_{Max} \times f_{sw}} \quad (1)$$

其中  $N_P$ ： 变压器一次侧绕线匝数(Turns)

$V_{in}$ ： 电路输入电压(V)

$A_e$ ： 铁芯有效磁通面积( $\text{cm}^2$ )

$D_{eff}$ ： 全桥相移有效责任周期

$B_{Max}$ ： 变压器最大磁通密度(Gauss)

# 变压器设计

(1)式为全桥相移电路之变压器一次侧绕线圈数，依照(1)式计算之后，得知变压器一次侧绕线匝数 $N_P$ 再代入(2)式计算变压器二次侧绕线匝数 $N_S$ ：

$$N_S = \frac{N_P \times (V_o + V_f)}{V_{in} \times D_{eff}} \quad (2)$$

其中  $N_S$ ：变压器二次侧绕线匝数(Turns)

$V_o$ ：电路输出电压(V)

$V_f$ ：二极管顺向导通(V)

# 变压器设计

选用TDK公司以PC40材料所制作的PQ铁芯型号为PQ2625，变压器铁芯选择上，由表2可以看出而从铁芯材料特性表中此铁芯拥有高导磁系数，与铁芯有效面积可代入(1)式。

表2 PC44/PQ26铁芯规格

铁芯	导磁系数 ( $A_L$ )	铁芯有效长度 ( $L_e$ )	铁芯有效面积 ( $A_e$ )	铁芯有效体积 ( $V_e$ )
PQ2625	5250	5.55mm	118mm <sup>2</sup>	6530mm <sup>3</sup>

# 变压器设计

变压器一次侧绕线匝数 $N_P$ ：

$$N_P = \frac{V_{in} \times D_{Max} \times 10^8}{A_e \times 4 \times B_{Max} \times f_{sw}} = \frac{400 \times 0.8 \times 10^8}{1.18 \times 4 \times 1950 \times 100 \times 10^3} = 34.77 \text{匝}$$

变压器二次侧绕线匝数 $N_S$ ：

$$N_S = \frac{N_P \times (V_o + V_f)}{V_{in} \times D_{eff}} = \frac{34.77 \times (12 + 0.7)}{400 \times 0.8} = 1.38 \text{匝}$$

变压器绕线设计实际使用 $N_P=50$ 匝与 $N_S=2$ 匝，匝数比为25：1

变压器磁通密度 $B$ ：

$$B = \frac{E \times 10^8}{4.44 \times A_e \times N_P \times f_{sw}} = \frac{400 \times 10^8}{4.44 \times 1.18 \times 50 \times 100 \times 10^3} = 1527 \text{高斯}$$

# 变压器设计

考虑最大饱和磁通密度与变压器一次侧绕组设计，选用较高饱和磁通密度之铁芯可以降低变压器一、二次侧绕线匝数，得以减少线损的损失，依照图12磁通密度与磁场强度曲线，变压器在此电路上使用的环境并不会造成铁芯饱和。

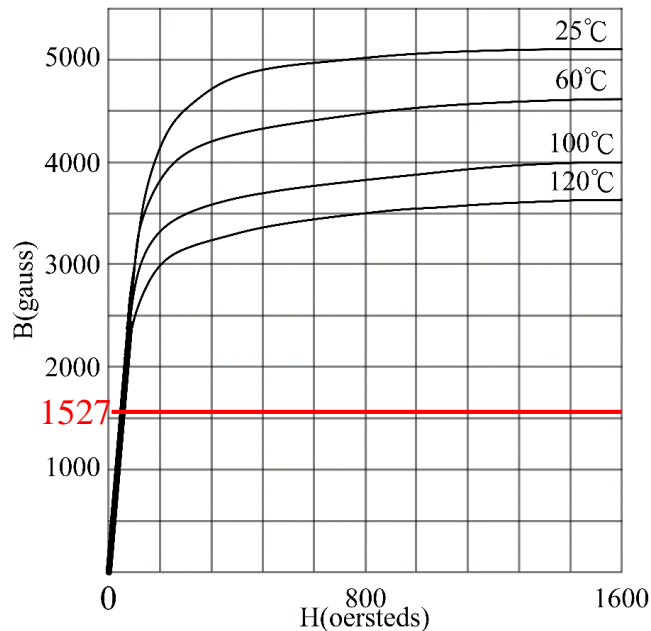


图12 PC44铁芯之磁通密度 $B$ 与磁场强度 $H$ 曲线

# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量计算
8. 意法半导体STM32G4
9. 实体制作

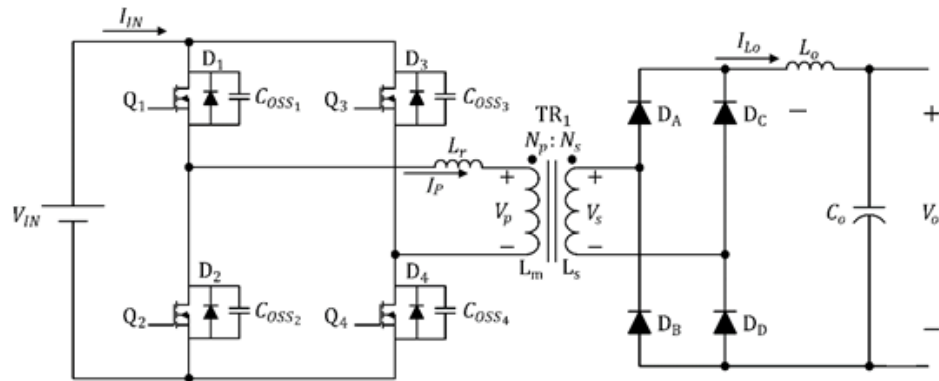


## 谐振电容设计

设计全桥相移转换器主要使用的电感在于变压器一次侧的外加谐振电感以及二次侧的输出滤波电感，谐振电感与输出滤波电感的设计影响全桥相移电路的输出功率，而谐振电感感值影响谐振频率，计算谐振电容 $C_r$ ：

$$C_r = \frac{8}{3} C_{oss} + C_{xfmr} \quad (3)$$

其中  $C_r$ ：变压器一次侧等效谐振电容  
 $C_{oss}$ ：功率晶体管等效输出电容  
 $C_{xfmr}$ ：变压器杂散电容



# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量计算
8. 意法半导体STM32G4
9. 实体制作

## 谐振电感设计

在此谐振电容设计时，必须要考虑MOSFET的等效寄生输出电容。从公式(4)得知谐振电容  $C_r$  代入公式中，并且计算变压器一次侧漏感  $L_r$ ：

$$L_r = \frac{C_r \times V_{in}^2}{(N \times I_o)^2} \quad (4)$$

其中

- $L_r$ ：变压器一次侧谐振电感
- $C_r$ ：变压器一次侧谐振电容
- $V_{in}$ ：输入电压
- $N$ ：变压器匝比
- $I_o$ ：输出电流

## 谐振电感设计

谐振电容 $C_r$  :

$$C_r = \frac{8}{3}C_{oss} + C_{xfmr} = \frac{8}{3} \times 147p + 100p = 492pF$$

变压器一次侧谐振电感 $L_r$  :

$$L_r = \frac{C_r \times v_{in}^2}{(N \times I_o)^2} = \frac{492 \times 10^{-12} \times 400^2}{\left(\frac{1}{25} \times 42\right)^2} = 27.89\mu H$$

实际使用变压器一次侧谐振电感 $L_r$ 为 $30\mu H$

# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量计算
8. 意法半导体STM32G4
9. 实体制作

## 输出电感设计

输出电感与输出电容组成二阶的低通滤波器，主要用于稳定连续的**输出电流与电压涟波**，由于需将能量储存于输出电感铁芯内，因此输出电感铁芯的选择必须以低导磁系数与高饱和磁通密度的材料为佳，在全桥相移电路输出滤波电路，计算输出电感 $L_o$ ：

$$L_o = \frac{V_o \times (1 - D_{eff}) \times T_s}{\Delta I_o \times 2} \quad (5)$$

其中  $L_o$ ：输出电感( $\mu\text{H}$ )  
 $T_s$ ：切换周期(s)  
 $\Delta I_o$ ：输出电流涟波(A)

## 输出电感设计

输出电感 $L_o$ ：

$$L_o = \frac{V_o \times (1 - D_{eff}) \times \frac{1}{f_{sw}}}{\Delta I_o \times 2} = \frac{12 \times (1 - 0.8) \times \frac{1}{100 \times 10^3}}{2 \times 2} = 6\mu\text{H}$$

实际使用变压器二次侧输出电感 $L_o$ 为 $6\mu\text{H}$

# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量及死区计算
8. 意法半导体STM32G4
9. 实体制作



## 相移量计算

如图3全桥相移转换器架构，根据为全桥相移电路主要隔离变压器分别将电路分为一次侧与二次侧，变压器一次侧的 $Q_1 \sim Q_4$ 为各四颗功率晶体管，其中 $Q_1$ 与 $Q_2$ 为**领先臂**， $Q_3$ 与 $Q_4$ 为**落后臂**，而领先臂与落后臂相差的时间为相移量。

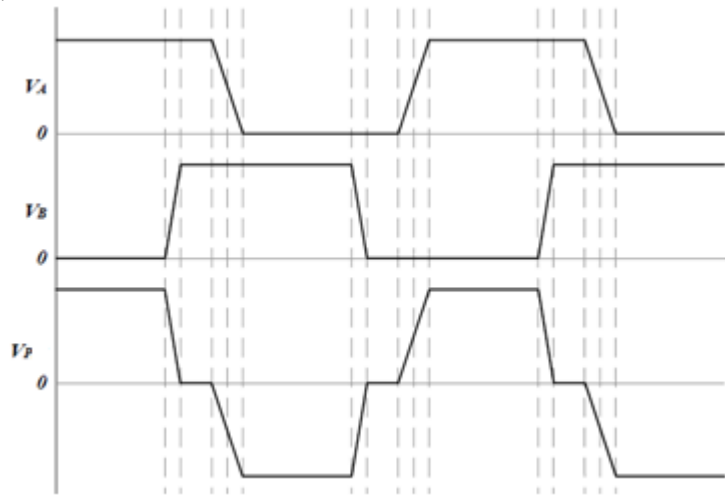
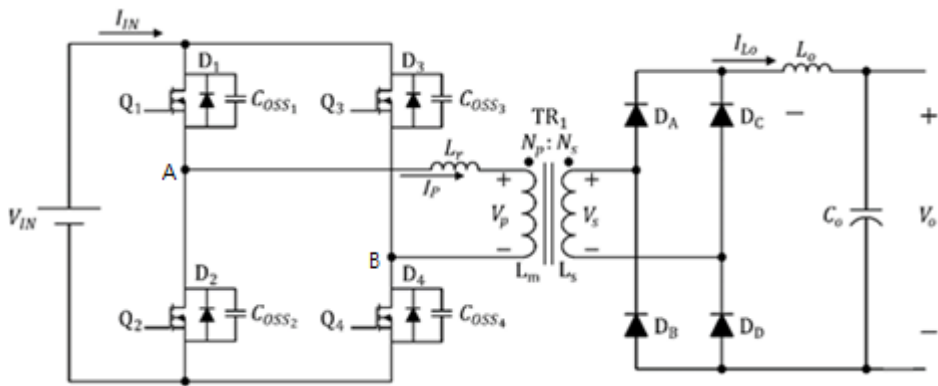
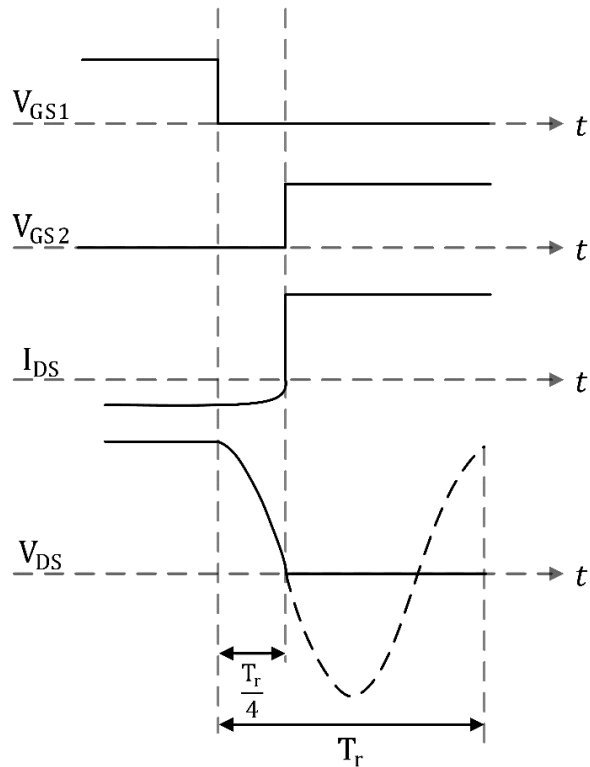


图18 相移波形示意图

# 死区计算

设计电路所需的死区时间，必须大于或等于公式理想上的死区时间，MCU因为不同柔性切换条件，设定同臂功率晶体管的死区时间。



## 死区计算

死区时间的设计需要谐振电容与谐振电感两个参数做计算，因此需要(3)式谐振电容与(4)式谐振电感计算得出的值代入公式得出死区时间 $T_d$ ：

$$T_d \geq \frac{\pi}{2} \times \sqrt{L_r \times C_r} \quad (6)$$

其中  $T_d$ ：死区时间

$L_r$ ：变压器一次侧谐振电感

$C_r$ ：谐振电容

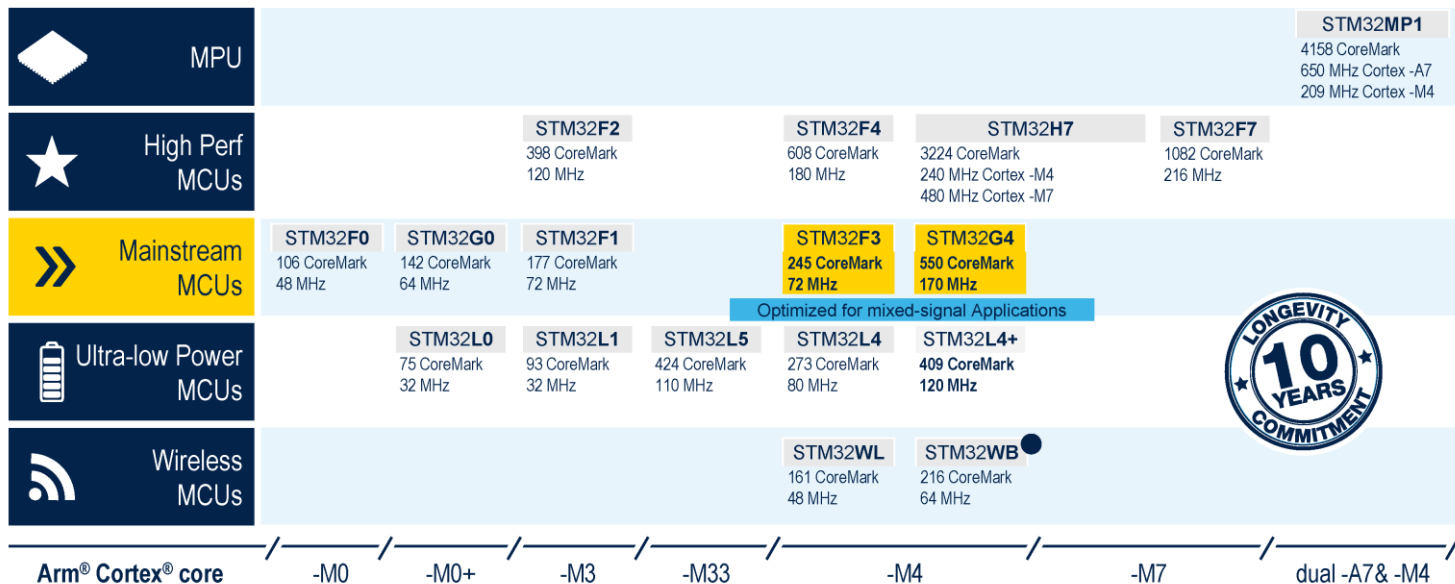
$$T_d \geq \frac{\pi}{2} \times \sqrt{L_r \times C_r} = \frac{\pi}{2} \times \sqrt{30\mu \times 492\text{p}} = 190.84\text{nS}$$

实际使用死区时间 $T_d=200\text{nS}$

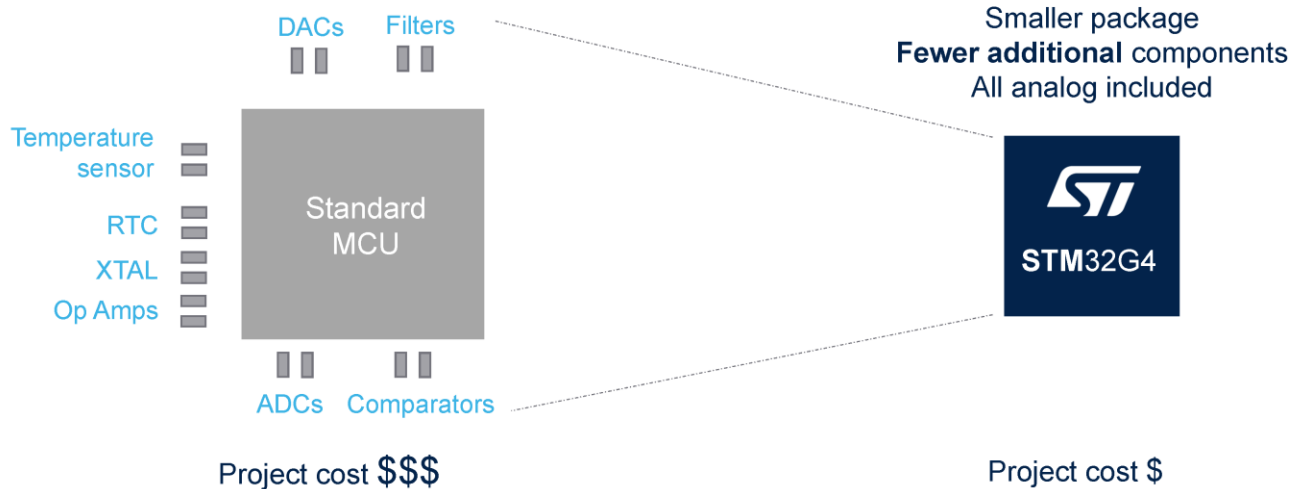
# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量计算
8. 意法半导体STM32G4
9. 实体制作

# 意法半导体STM32G4



# 意法半导体STM32G4



# 意法半导体STM32G4

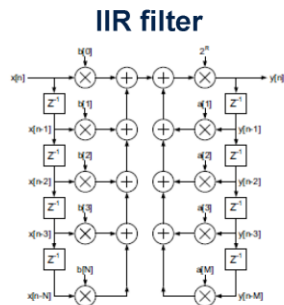
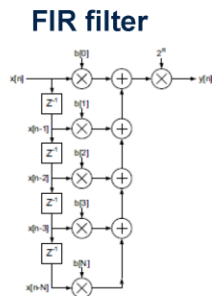
## 1. CORDIC (Trigo)

- Very helpful for Field Oriented Motor Control method (FOC)

- Vector rotation (polar to rectangular): Sin, Cos
- Vector translation (rectangular to polar): Atan2, Modulus
- Sinh, Cosh, Exp
- Atan, Atanh
- Square root
- Ln

## 2. Filter Math ACcelerator (FMAC)

- Can be used to create
  - 3p3z Compensator ( $\rightarrow$  Digital power)
  - Sigma Delta modulator
  - Noise Shaper



# 意法半导体STM32G4

ADC (up to 5)	Values
Topology	<b>SAR 12-bit</b> + HW oversampling → <b>16-bit</b>
Sampling rate	Up to <b>4 Msps</b>
Input	Single-ended and differential
Offset and Gain compensation	Auto calibration to reduce gain and offset

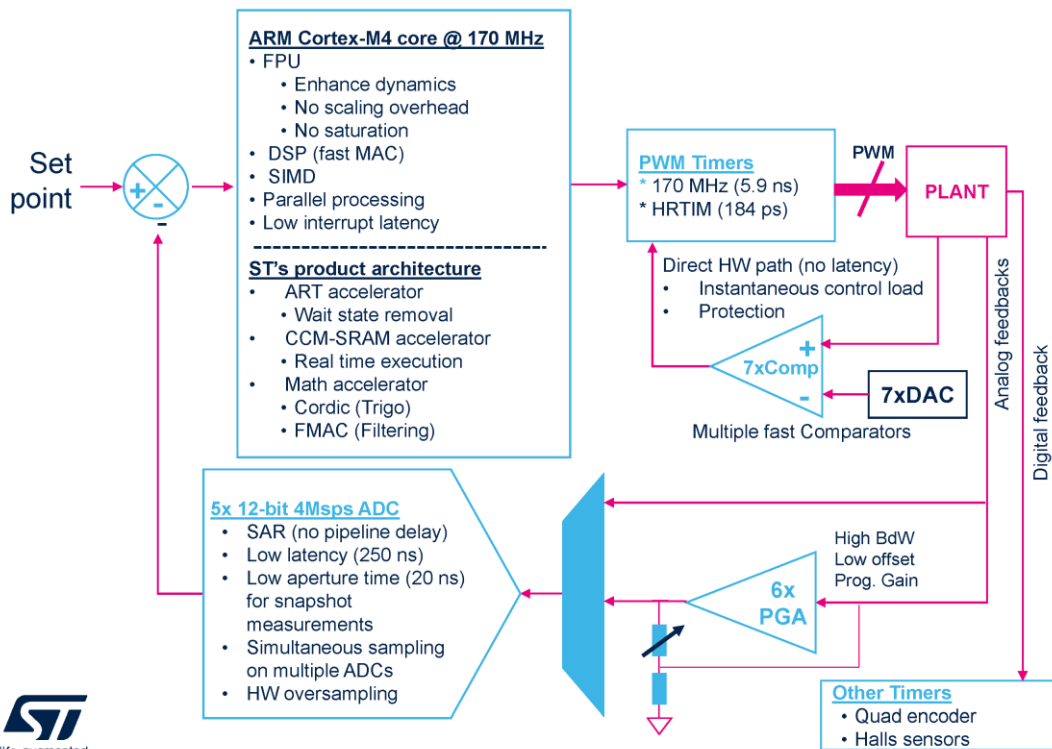
DAC (up to 7)	Values
Sampling rate	<b>15 Msps</b> (internal) 1 Msps (from buffered output)
Settling time	16 ns

Op-Amp (up to 6)	Values
GBW	<b>13 MHz</b>
Slew rate	<b>45 V/μs</b>
Offset	3 mV over full T° range 1.5 mV @ 25°C
PGA Gain (accuracy)	2, 4, 8, 16, -1,-3,-7,-15 (1%) 32, 64, -31,-63 (2%)

Comparator (up to 7)	Values
Power supply	1.62 .. 3.6 V
Propagation delay	<b>16.7 ns</b>
Offset	-6 .. +2 mV
Hysteresis	8 steps: 0, 9, 18, 27, 36, 45, 54, 63 mV



# 意法半导体STM32G4



# 意法半导体STM32G4

- 32-bit Arm Cortex-M4 core with FPU
- ART + CCM-SRAM + Mathematic Accelerators
- Dual Bank Flash with ECC
- SRAM with Parity bit
- +/- 1% internal clock
- 1.72 to 3.6V power supply
- Up to 125°C



- High resolution timer
- 3x Advanced Motor Control timers
- Rich Advanced Analog
- 3x CAN Flexible Data rate
- USB-C Power Delivery3.0
- Advanced Security and Safety features
- Robustness: highest level 5 / FTB/ESD - IEC 61000-4-4

# 大纲

1. 简介
2. 全桥相移转换器动作原理
3. 变压器设计
4. 谐振电容设计
5. 谐振电感设计
6. 输出电感设计
7. 相移量计算
8. 意法半导体STM32G4
9. 实体制作



表5 转换器规格

Parameter	Description	Min.	Typ.	Max.	Unit
$V_{in}$	Input Voltage	375	400	425	V
$V_{out}$	Output Voltage	11.6	12	12.6	V
$P_{out}$	Output Power			500	W
$I_{out\_max}$	Maximum Output Current		42		A
$F_{sw}$	Switching Frequency		100		kHz

# 实体制作

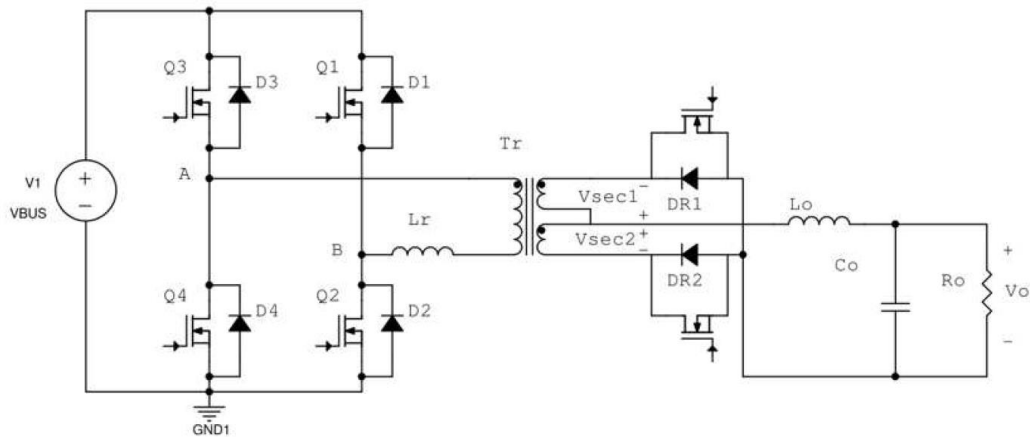
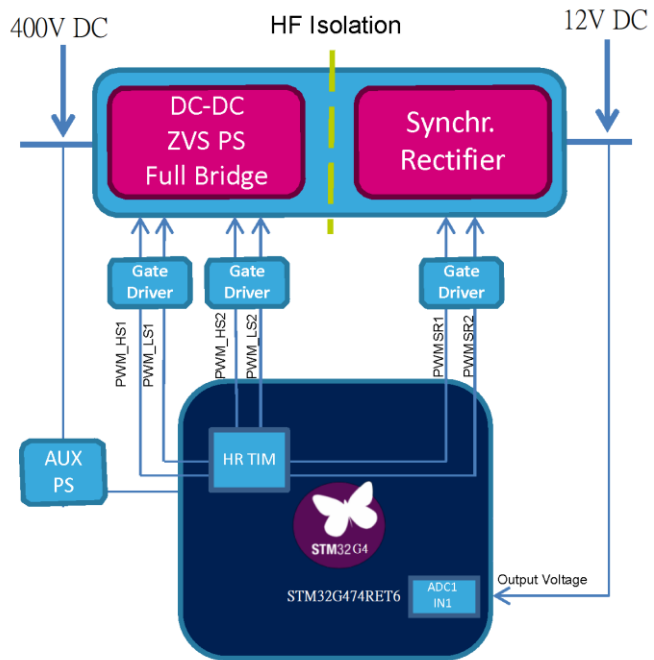


图19 系统架构

## 实体制作

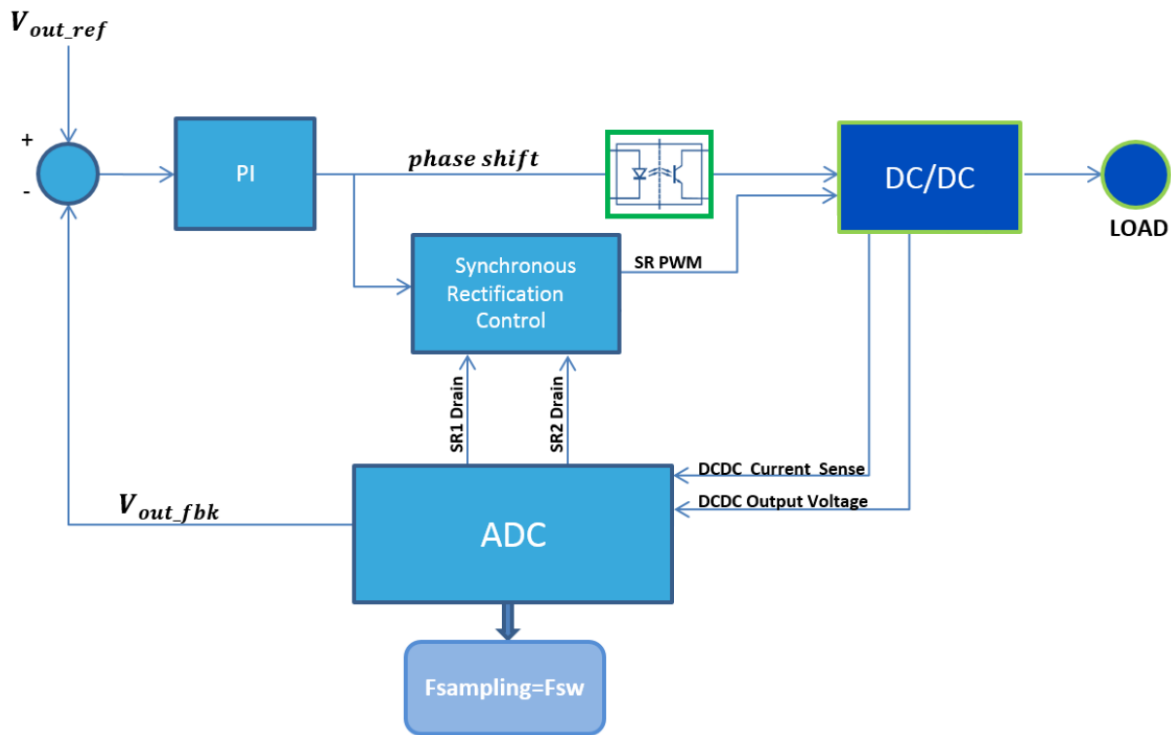
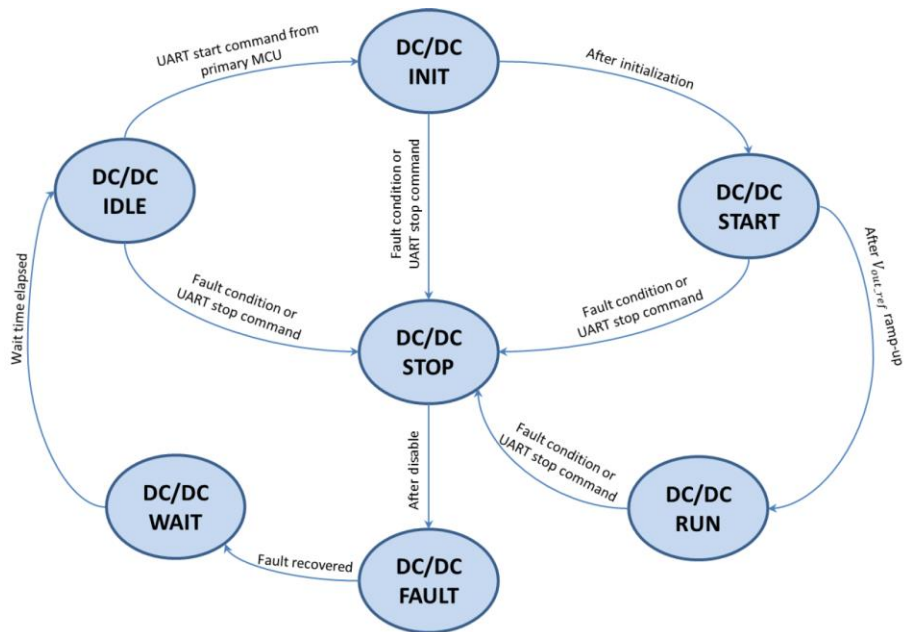


图20 控制方块

# 实体制作



Fault	Error code	Number of LED blinks
DCDC_NO_ERROR	0x0000	-
DCDC_OUT_OVER_VOLT	0x0002	2
DCDC_SHORT_CIRCUIT	0x0004	3
DCDC_OVER_CURRENT	0x0008	4
DCDC_OVER_TEMP	0x0010	5
DCDC_RECEIVED_ERROR	0x0012	6

图21 状态机及错误码

# 实体制作



表6 控制函数

Function	Task	Execution frequency	Priority
HRTIM1_TIMC_IRQHandler()	Voltage control loop Synchronous rectification Burst mode	50 kHz	High
HRTIM1_FLT_IRQHandler()	Output short-circuit protection	Comparator trigger	Very high
main()	Fault checks State machine Serial communication LED	-	Low



# 实体制作

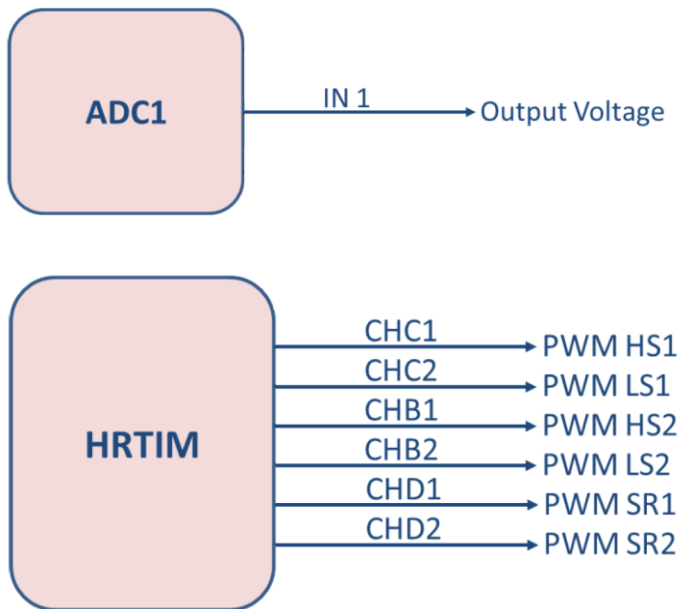
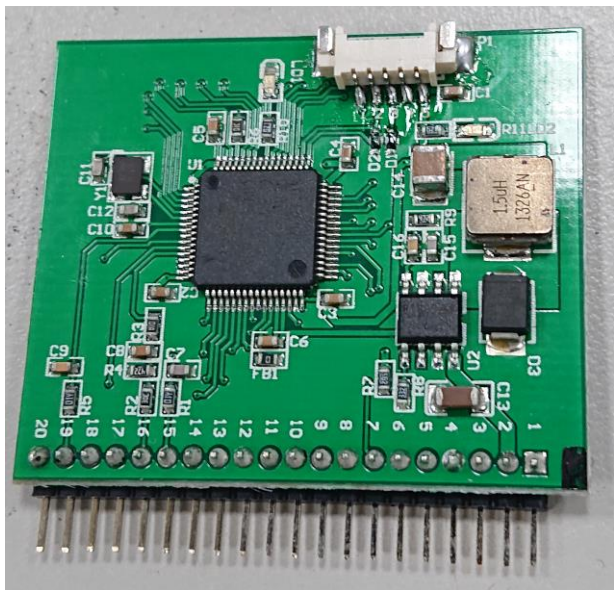
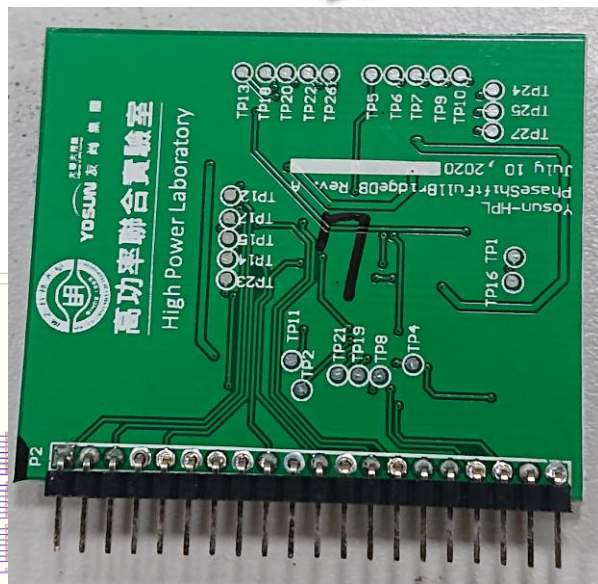
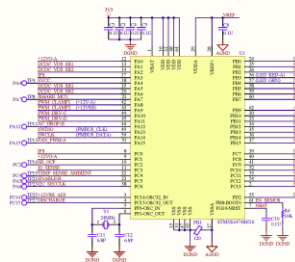


图22 ADC与HRTIM规划

# 实体制作



Top



Bottom

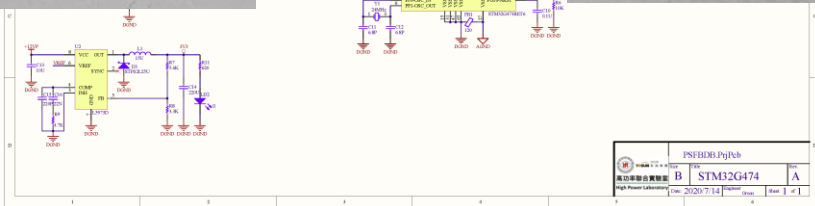


图23 控制板实体

# 实体制作

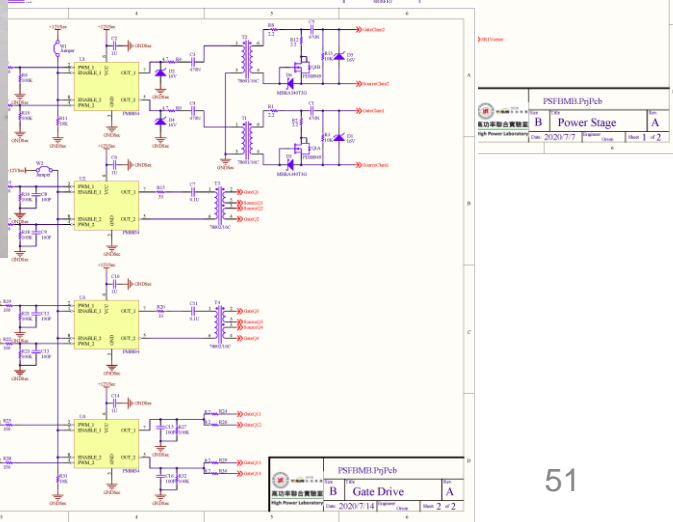
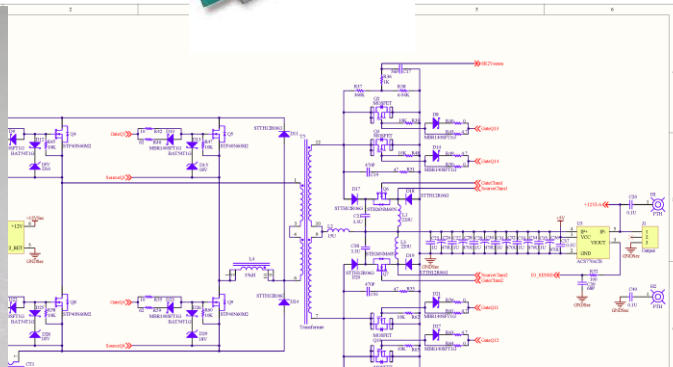


图24 功率板实体

# 实体制作

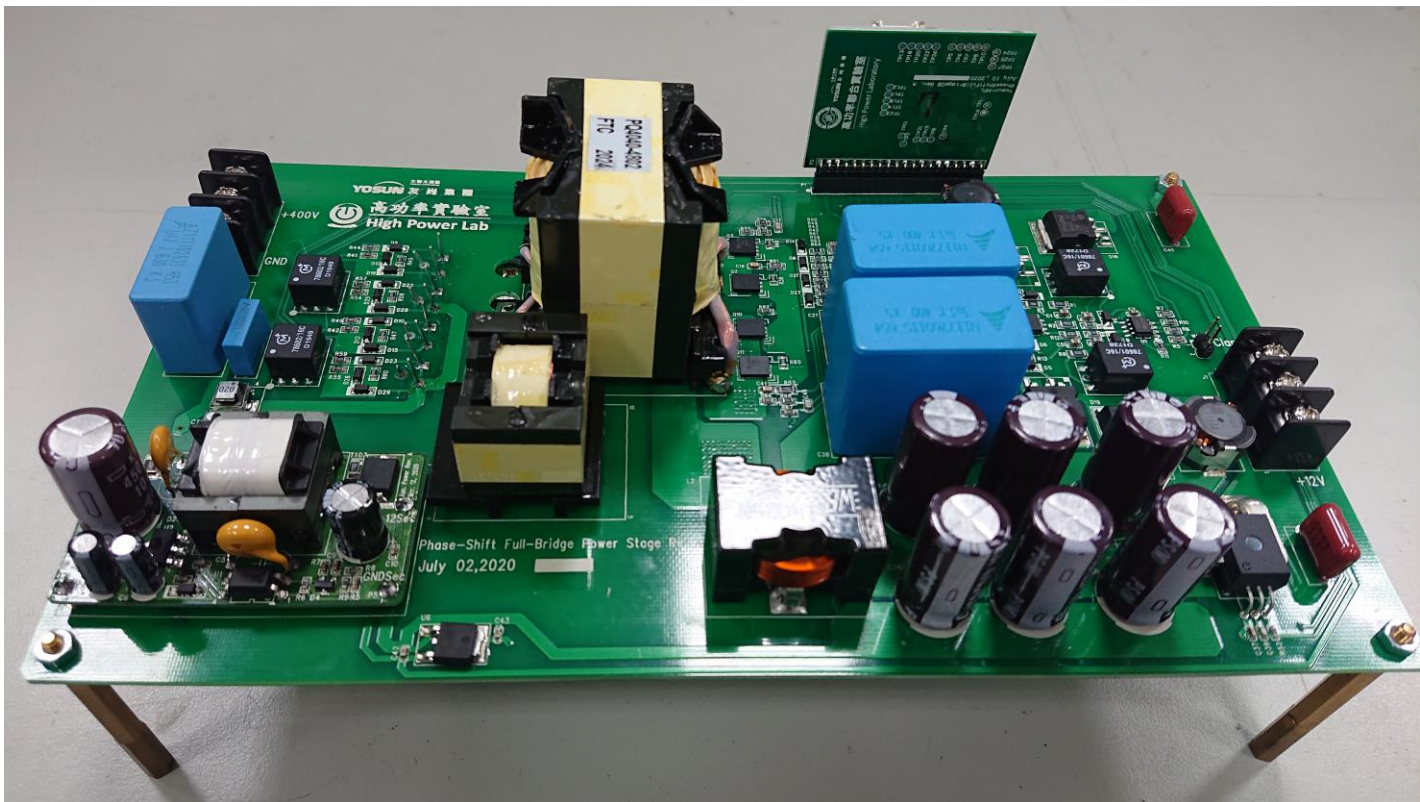
























图25 整体组装

# 实体制作




















表7 推广零件表

Description	Qty	Vendor		
Arm® Cortex®-M4 32-bit MCU+FPU, up to 512 KB Flash, 170 MHz / 213 DMIPS, 128 KB SRAM, rich analog, math accelerator, 184 ps 12 channels Hi-res timer	1			
25V 2A, Schottky Diode	1			
Step-Down Switching Regulator 2A Adjustable, 1.235 → 35 V	1			
16V Zener Diode 5% 500 mW	4			
40V 3A, Diode	2			
1A/40V Surface Mount Schottky Power Rectifier	9			
600V 12A, Diode	6			
30V 200mA, Diode	4			
18V Zener Diode 5% 500 mW SMT 2-Pin	4			

# 实体制作

表7(续) 推广零件表



Description	Qty	Vendor
Dual N-Channel MOSFET, 6 A, 40 V	1	  
150 V, 85 A, 8.8 m Ohm, Single N-Channel MOS	4	 
N-channel 600 V, 0.078 $\Omega$ typ., 34 A MDmesh M2 Power MOSFETs	4	  
N-Channel MOSFET, 20 A, 600 V MDmesh	2	  
4 A dual low-side MOSFET driver	4	  
LDO Regulator, 1.5A, 5 V, Maximum of 30 Vin	1	  

# 实体制作



表8 测试数据

$V_{in}$ (V)	$I_{in}$ (A)	$V_{out}$ (V)	$I_{out}$ (A)	$P$ (W)	$\eta$ (%)	Pri. MOSFET Temp.(°C)	Sec. MOSFET Temp.(°C)
400	0.27	12.17	8.21	100	92.51	53.2	--
400	0.54	11.72	17.06	200	92.57	62.5	--
400	0.8	11.88	25.25	300	93.74	35.4	41.3
400	1.05	11.83	33.81	400	94.33	29.1	59.5
400	1.32	11.78	42.44	500	<b>94.7</b>	28.5	87.8

# Release Package

1. Schematic (PDF, Altium Designer)
2. Gerber Files
3. BOM
4. Firmware



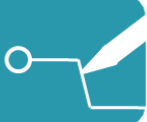




## 为您提供在线技术服务体验

一键观看视频介绍: <http://t.cn/AiYVB98S>

设计



1,000+款**系统级解决**  
方案参考设计, 1,200+博  
客文章 覆盖物联网、车  
联网、电源等热门应用  
领域

支持



700+位工程师  
**在线工程答疑与**  
**提供技术支持服务**

购买



系统级方案部份链接  
电商 [wpgdadago.com](http://wpgdadago.com)  
贩卖开发板, 套件, 模块,  
PCBA 板卡

合作



外部方案商与原厂共同  
参与, 取得曝光与媒合  
之机会

大大通注册二维码



微信公众号二维码





*Thank you*

产业首选 · 通路标杆