

# 【MPC5744】SBC - FS65 介绍 (上)

## 1. 目的

本文主要说明 SBC 模块。

## 2. 基础介绍

### 2.1 概述

SBC ( Safety Power System Basis Chip ) 即安全系统基础芯片，不仅为电路提供多种电源输出，而且提供了 CAN / LIN 通信，是汽车组件的一部分。

FS65 是一种 SBC 芯片，其有一个大范围的电源输入范围 (2.7~40V) 和输出电流范围 (最高 2.2A)，使用了多个开关稳压器、显性稳压器、低功耗模式 (32μA) 和唤醒能力优化能耗。在故障安全方面，可配置的故障安全和故障安全输出是整个安全系统的一部分，安全等级可高达 ASIL D。主要的特征性能如下：

- ① 16 位 SPI 接口、可选的 CAN 与 LIN 接口
- ② 多个唤醒功能：CAN、LIN、IOs、LDT
- ③ 低功耗下的 3.3V 存储器供压
- ④ LDT (长时间定时器)，在 1.0s 的分辨率下可计数长达 6 个月
- ⑤ 高灵敏的 SMPS 预调节器，允许两种拓扑：buck-boost 非逆变和标准 buck

下图是 FS65 不同型号的拥有的功能：

### MC33FS c 5 x y z AE/R2

Table 1. Part number breakdown

Code	Option	Variable	Description
c	4 series	V <sub>CORE</sub> type	Linear
	6 series		DCDC
x	0	V <sub>CORE</sub> current	0.5 A or 0.8 A
	1		1.5 A
	2		2.2 A
y	0	Functions	None
	1		FS1B
	2		LDT
	3		FS1B, LDT
	4		LDT, VKAM ON by default
z	N	Physical interface	None
	C		CAN FD
	L		CAN FD and LIN

图 1 型号与功能

下图是 FS65 的框图

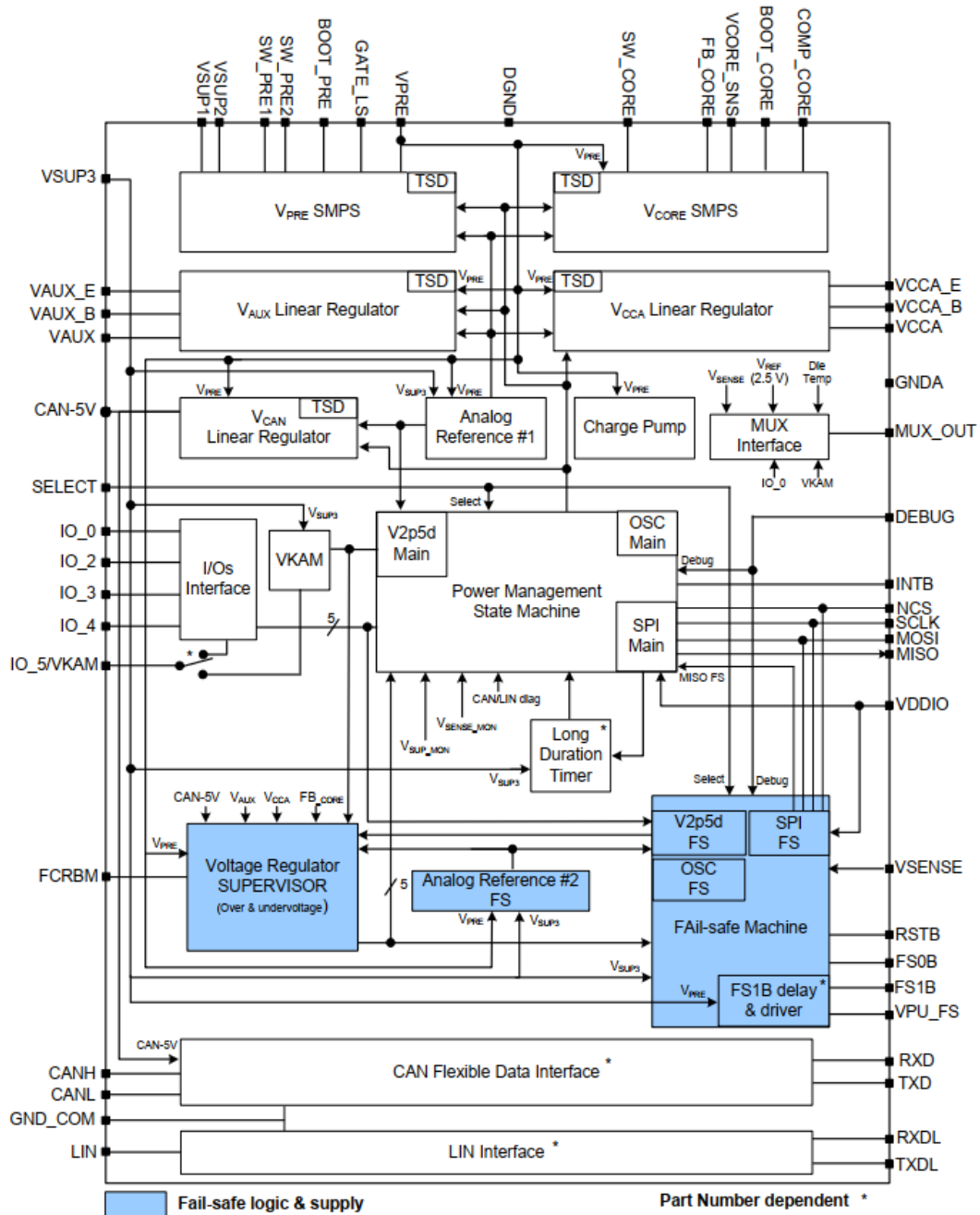


图 2 内部框图

## 2.2 主要功能引脚

### 2.2.1 供压引脚

VSUP1 和 VSUP2 是 VPRE SMPS 调节器的供压引脚，VSUP3 是内部电压参考引脚，VSENSE 是供压检测引脚，检测输入电压是否在阈值内。

### 2.2.2 预调节器 (VPRE)

工作于流控模式，内部集成了补偿网络和 MOSFET，输出 6.5V 电压。提供电流限制、过压和欠压检测。可配置为 buck-boost 非逆变转换或标准 buck 转换。

### 2.2.3 VCORE (1.0~5.0V)

由一个 SMPS 调节器输出，这是一个压控降压 DCDC 转换器，通过外部引脚 COMP\_CORE 使得转换器稳定转换。通过 VCORE 与反馈引脚 (FB\_CORE) 之间的分压电阻配置输出电压。

电流限制、过压和欠压检测同样被提供，检测出来时会改变相应寄存器并产生一个中断。可通过 SPI 指令关闭这个转换器，但当过压和欠压配置为影响故障安全输出时，不推荐通过指令关闭此调节器。过压会禁用 VCORE。

### 2.2.4 VCCA (3.3V 或 5V)

由一个线性调节器输出，提供一个精准电压输出。可选择内部三极管输出 ( $\pm 1.0\%$ -5V 或  $\pm 1.5\%$ -3.3V, 电流 100mA)，此时精度较高，电流较小，或选择外接 PNP 输出 ( $\pm 3.0\%$ , 电流 300mA)，此时精度较低，电流较大。

电流限制、过压和欠压检测同样被提供，检测出来时会改变相应寄存器并产生一个中断。可通过 SPI 指令关闭这个转换器，但当过压和欠压配置为影响故障安全输出时，不推荐通过指令关闭此调节器。使用外部 PNP 时过流或过压会禁用 VCORE。

### 2.2.5 VAUX (3.3V 或 5V)

由一个线性调节器输出，提供一个辅助电压输出。外接 PNP 输出，可以配置为随着 VCCA 的跟踪调节器。

电流限制、过压和欠压检测同样被提供，检测出来时会改变相应寄存器并产生一个中断。可通过 SPI 指令关闭这个转换器，但当过压和欠压配置为影响故障安全输出时，不推荐通过指令关闭此调节器。过压或欠压会禁用 VCORE。

### 2.2.6 SELECT 引脚

通过与地或 VPRE 之间连接的电阻选择 VCCA 和 VAUX 的电压，如下图 3，

V <sub>CCA</sub> (V)	V <sub>AUX</sub> (V)	R select	Recommended value
3.3	3.3	<6.0 k $\Omega$	5.1 k $\Omega$ $\pm$ 5.0 %
5.0	5.0	10.8 << 13.2 k $\Omega$	12 k $\Omega$ $\pm$ 5.0 %
3.3	5.0	21.6 << 26.2 k $\Omega$	24 k $\Omega$ $\pm$ 5.0 %
5.0	3.3	45.9 << 56.1 k $\Omega$	51 k $\Omega$ $\pm$ 5.0 %

#### Notes

36. If the SELECT pin is detected open, the VCCA and VAUX regulators start at their minimum output voltage 3.3 V.

图 3 VCCA / VAUX 电压选择

此外，与地连接可使能深度故障安全，与 VPRE 相连则禁用深度故障安全。

### 2.2.7 中断引脚 (INTB)

当中断发生时，产生一个低脉冲。此引脚内部上拉，连接的电源位 VDDIO。

### 2.2.8 多路器 (MUX\_OUT)

此引脚可选择将一个模拟电压输出到 MCU ADC 。可选择的模拟电压有（电压范围为 0~VDDIO）:

- ① VSENSE
- ② VIO\_0
- ③ VKAM
- ④ 内部 2.5V 参考电压
- ⑤ 内部温度传感器

### 2.2.9 IOs

共有 5 个可配置的 IOs ，下表是 IOs 配置表 。

表 1 IOs 配置

IO 编号	数字输入唤醒能力	模拟输入	输出驱动器	VKAM	FCCU 监控	Ext.IC 监控
IO_0	√	√	-	-	-	-
IO_2	√	-	-	-	√	-
IO_3	√	-	-	-		-
IO_4	√	-	√	-	-	√
IO_5	√	√	-	√	-	

数字输入唤醒能力：将 FS65 唤醒，其中只有 IO\_0 能从深度故障安全模式中唤醒，

模拟输入：通过 MUX\_OUT 将模拟信号发送到 MCU ADC 。

输出驱动器：输出数字信号。

VKAM：输出供压，在低功耗时还能继续供压。

FCCU 监控：MCU 上的 FCCU 监控。此监控只在正常 WD 模式有效，且只有正常的相位才被认为是正确的。如图 4

Ext.IC 监控：IC 错误监控，即 IO\_4 接收确认计数，IO\_5 在每一个计数都必须有来自 MCU 的确认计数，否则故障安全引脚输出低电平。如图 5

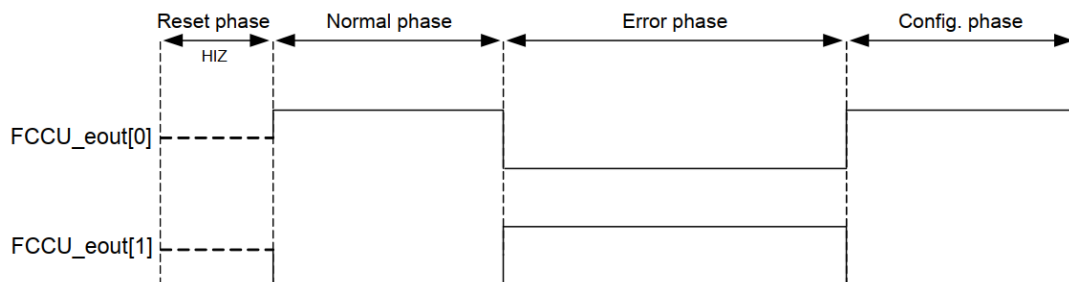


图 4 FCCU 信号监控

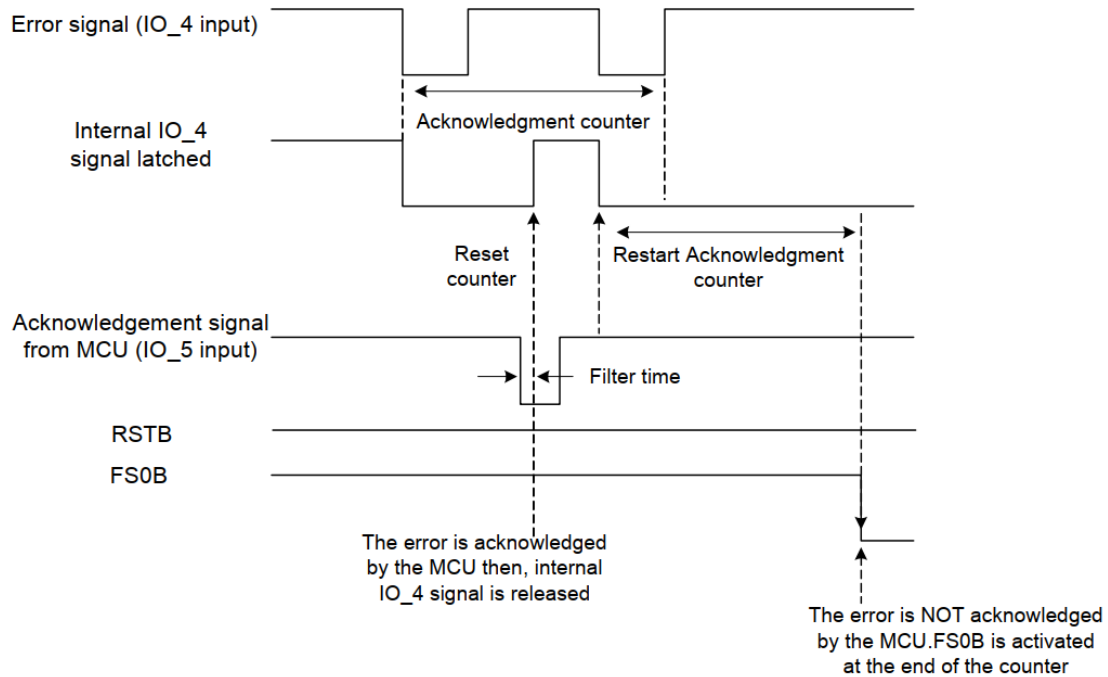


图 5 外部错误信号处理

### 2.2.10 FS0B 与 FS1B

FS0B 是主要安全输出引脚，当故障产生时，输出低电平，上电复位或唤醒时，此引脚是低电平，注意将其释放。

FS1B 是次级安全输出引脚，当 FS0B 输出低电平时，在可配置的延迟时间 ( $t_{FELAY}$ ) 或持续时间 ( $t_{DUR}$ ) 后，FS1B 输出低电平。上电复位或唤醒时，此引脚是低电平，注意将其释放。

这两个引脚都必须有一个外部上拉。

### 2.2.11 RSTB 引脚

必须有外部上拉连接到 VDDIO，复位时间有三个可能值：

- ① 自动复位：上电复位或进入低功耗
- ② 在正常运行下，复位持续 1.0ms 或 10ms，这是可以配置的

### 2.2.12 DEBUG 引脚

当起始时，若此引脚电压在  $V_{debug\_il}$  和  $V_{debug\_ih}$  之间 (典型为 2.35~4.6V)，则进入 debug 模式，在此模式，看门狗不用刷新，且看门狗窗口完全是开的，但是整个看门狗功能时完全保留的，如果要退出，则必须在上电复位或低功耗唤醒时此引脚下拉。

## 3. 功能

FS65 有两种并行的状态机，主状态机控制电源管理 (如 VPRE、VCORE、VCCA、VAUX)，故障安全状态机控制所有安全方面 (如 WD、RSTB、FS0B、FS1B)。

## 3.1 主状态机

### 3.1.1 INIT main

当上电时，主状态机自动进入此模式，在此模式中配置所有主状态机能配置的寄存器，一旦离开此模式，有些寄存器就无法配置。离开此模式只需要向 INIT\_INT 寄存器写数据。

### 3.1.2 正常模式

在此模式，所有设备功能可用，也可进入低功耗模式。

### 3.1.3 低功耗模式 - sleep

仅能在正常模式下通过发送 SPI 指令使得 FS65 进入此模式，进入此模式后，所有调节器关闭，但若是使用 VKAM，则 VKAM 还在继续供电。此模式可以通过 CAN、LIN、IOs 或 LDT 唤醒，唤醒后，主状态机重新开始检测 VPRE 配置，故障安全机制同样重新开始。若没有使能深度故障安全状态，则一旦 RSTB 引脚持续低电平超过 8.0s，则也会进入此状态 (此 8.0ms 定时器可关闭)。

### 3.1.4 低功耗模式 - auto WU

在 INIT 或正常模式下，若电压 VPRE 通过 VPRE\_UV\_4P3 (典型 4.3V)，或在正常模式下发送 SPI 指令，皆可进入此模式，然后 1.0 ms 后尝试恢复。

### 3.1.5 低功耗模式 - deep FS

在设备处于深度故障安全并且 IO\_0 是低电平时，进入此模式，当 IO\_0 为高电平时，可以将此模式唤醒。

### 3.1.6 低功耗时的寄存器配置

在低功耗模式中，因为内部 2.5V 主数字调节器在运行，所以主状态机寄存器被保存，但故障安全数字调节器不运行，所以唤醒后，需要在 256ms 内重新配置故障安全状态机。

## 3.2 故障安全状态机

### 3.2.1 LBIST

逻辑内置自测 (LBIST) 在启动或从低功耗模式唤醒时，会进行自测，如果检测出问题，将在寄存器中保留相应标志且 FS0B 与 FS1B 保持低电平，此时此故障会阻碍这两个引脚释放。

### 3.2.2 ABIST

模拟内置自测 (ABIST) 主要严重模拟部分如过压、欠压之类的电压监控和故障输出反馈。如果检测出问题，则做出与 LBIST 出问题时一样的动作。

主要模拟自测 (ABIST1) 总在启动或唤醒后运行，下表是其运行检测内容。

表 2 ABIST1 期间调节器和故障安全引脚检测

参数	过压	欠压	OK/NOK
VPRE	√	-	-
VCORE (包括 FCRBM)	√	√	-
VCCA	√	-	-
RSTB	-	-	√

FS0B	-	-	√
------	---	---	---

次要的模拟自测 (ABIST2) 可通过 SPI 之类运行，并通过检测 VAUX (过压 / 欠压会影响故障安全输出) 释放 FS0B。同样，在启动或唤醒时，ABIST2 页必须运行以释放 FS0B。

表 3 ABIST2 期间调节器和故障安全引脚检测

参数	过压	欠压	OK/NOK
VAUX	√	√	-
FS1B	-	-	√

### 3.2.3 INIT\_FS

在上电且内置自测 (LBIST 和 ABIST1) 后，故障安全状态机进入此模式，在 RSTB 释放后此模式开始运行。在此模式中能配置所有故障安全状态机能配置的寄存器，一旦离开此模式，有些寄存器就无法配置。在这个模式中，需要在 256ms 内配置完成寄存器且第一次刷新看门狗，刷新看门狗之后离开此模式，进入 Normal WD 模式。

### 3.2.4 Normal WD

在这个模式中，必须周期性刷新看门狗。在故障发生导致 RSTB 发出低电平或外部拉低 RSTB，将推出此模式。

## 4. 串行通信 SPI

MCU 通过 SPI 指令给 FS65 配置寄存器。对于 FS65，SPI 的时钟频率在 0.5~8.0MHz，要求空闲时时钟线为低电平，相位为在第二个边沿采集数据，并且是 16 位的 SPI。除此之外，片选有如下图的要求。

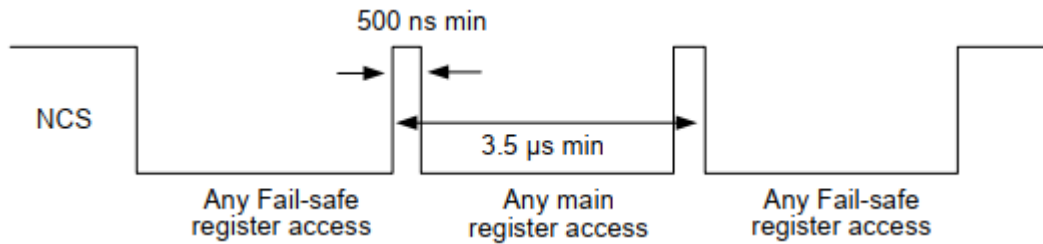


图 6 寄存器访问限制

NCS 两个低电平序列之间必须间隔至少 500ns (即发一次 16 位的数据帧后，先拉高 NCS，至少 500ns 之后才能再次拉低 NCS)，两个故障安全机寄存器的访问必须至少间隔 3.5 μs，当这 3.5μs 中间可以访问主状态机寄存器。如图 7，这是 SPI 16 位数据的含义。

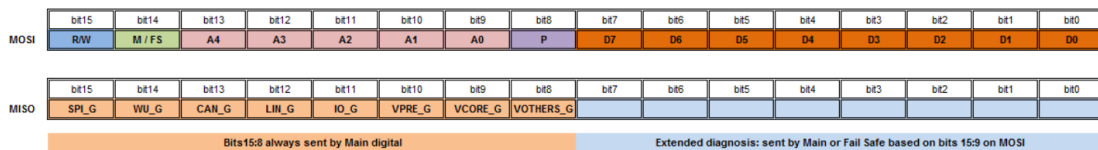


图 7 SPI 概述

R/W	Description	Set if it is a read or write command
	0	Read
	1	Write
M/FS	Description	Split the addresses between fail-safe state machine and main logic
	0	Main
	1	Fail-safe
A4:0	Description	Set the address to read or write
	0	See register mapping
	1	
P	Description	Parity bit (only use in write mode). Set to 0 in read mode
	0	Number of '1' (bit 15:9 and bit 7:0) is odd
	1	Number of '1' (bit 15:9 and bit 7:0) is even
D7:0	Description	Data in write mode. Must be set to 00h in read mode
	0	See register details
	1	

图 8 MOSI 16 位具体含义

SPI_G	Description	Report an error in the SPI communication
	0	No failure
	1	Failure
	Reset condition	Power on reset/read
WU_G	Description	Report a wake-up event. Logical OR of all wake-up sources
	0	No WU_G event
	1	WU_G event
	Reset condition	Power on reset/when initial event cleared on read
CAN_G	Description	Report a CAN event (diagnostic)
	0	No event
	1	CAN event
	Reset Condition	Power on reset/when initial event cleared on read
LIN_G	Description	Report a LIN event (diagnostic)
	0	No event
	1	LIN event
	Reset condition	Power on reset/when initial event cleared on read
IO_G	Description	Report a change in IOs state
	0	No IO transition
	1	IO transition
	Reset condition	Power on reset/when initial event cleared on read
VPRE_G	Description	Report an event from V <sub>PRE-REGULATOR</sub> and battery monitoring (status change or failure)
	0	No event
	1	Event occurred
	Reset condition	Power on reset/when initial event cleared on read
VCORE_G	Description	Report an event from V <sub>CORE</sub> regulator (status change or failure)
	0	No event
	1	Event occurred
	Reset condition	Power on reset/when initial event cleared on read
VOTHERS_G	Description	Report an event from V <sub>CCA</sub> , V <sub>AUX</sub> , or V <sub>CAN</sub> regulators (status change or failure)
	0	No event
	1	Event occurred
	Reset condition	Power on reset/when initial event cleared on read

图 9 MISO 位 15: 8 具体含义

MISO 低 8 位由读写的寄存器不同而读取不同数值。

## 5. 参考资料

① NXP 官网 : 《MPC5744PRM》

下载链接 :

[https://www.nxp.com/products/processors-and-microcontrollers/power-architecture/mpc55xx-5xxx-mcus/ultra-reliable-mpc57xx-mcus/ultra-reliable-mpc574xp-mcu-for-automotive-industrial-safety-applications:MPC574xP?tab=Documentation\\_Tab](https://www.nxp.com/products/processors-and-microcontrollers/power-architecture/mpc55xx-5xxx-mcus/ultra-reliable-mpc57xx-mcus/ultra-reliable-mpc574xp-mcu-for-automotive-industrial-safety-applications:MPC574xP?tab=Documentation_Tab)

② NXP 官网 : 《FS6500-4500》

下载链接 :

[https://www.nxp.com/products/power-management/pmics-and-sbcs/safety-sbcs/grade-1-and-grade-0-safety-power-system-basis-chip-with-can-flexible-data-transceiver:FS6500?tab=Documentation\\_Tab&linkline=Data%20Sheet&fp=1](https://www.nxp.com/products/power-management/pmics-and-sbcs/safety-sbcs/grade-1-and-grade-0-safety-power-system-basis-chip-with-can-flexible-data-transceiver:FS6500?tab=Documentation_Tab&linkline=Data%20Sheet&fp=1)